

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Pertama
Sidang Akademik 1993/94

October - November 1993

EEE 329 - Mikropemproses II

Masa : [3 jam]

ARAHAN KEPADA CALON :

Sila pastikan bahawa kertas peperiksaan ini mengandungi 5 muka surat beserta Lampiran (2 muka surat) bercetak dan **ENAM(6)** soalan sebelum anda memulakan peperiksaan ini.

Jawab **LIMA (5)** soalan.

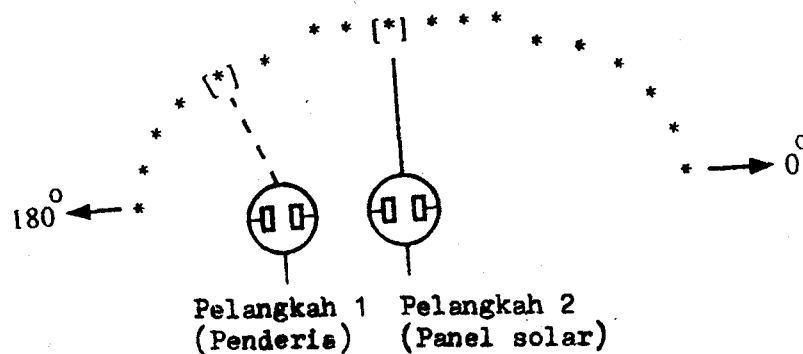
Agihan markah bagi soalan diberikan di sut sebelah kanan soalan berkenaan.

Jawab semua soalan di dalam Bahasa Malaysia.

...2/-

1. (i) Peranti 8751 dari INTEL adalah suatu mikropengawal yang "versatile". Terangkan bagaimana ianya dapat digunakan sebagai pengawal motor pelangkah.
- (ii) Rajah 1 menunjukkan suatu sistem penjejak solar ("solar tracking system"). Motor pelangkah 1, yang membawa penderia optik, memutar antara 0 dan 180 darjah dalam 24 langkah dan menentukan kedudukan keamatan maksimum. Motor pelangkah 2 pula, yang membawa panel solar, kemudiannya memutar ke kedudukan keamatan maksimum tersebut. Kedudukan panel solar perlu diubah setiap 10 minit. Rekabentukkan perkakasan dan perisian sistem tersebut, berasaskan mikropengawal 8051.

Bincangkan bagaimana sistem tersebut dapat dipertingkatkan lagi.



Rajah 1

(20%)

...3/-

2. Sistem pengumpulan data analog 64-saluran diperlukan bagi suatu logi pemprosesan kimia. Tugas pengumpulan data tersebut perlu dibahagikan kepada beberapa mikropengawal 'hamba' dan dikumpulkan oleh satu unit 'tuan'. Mikropengawal 'tuan' tersebut kemudiannya menghantar data-data yang terkumpul ke sebuah komputer peribadi (PC) bagi tujuan 'logging' dan analisis. Jarak maksimum antara 'hamba' dan 'tuan' ialah 200m, manakala PC pula berada 10m dari 'tuan'. Sistem tersebut juga mestilah boleh diperkembangkan kelak, sekiranya perlu.

Resolusi 10-bit diperlukan bagi data yang disampel, dan setiap saluran perlu disampel setiap 1 minit.

- (i) Berikan gambarajah blok bagi keseluruhan sistem.
- (ii) Bincangkan jenis-jenis mikropengawal yang sesuai dijadikan 'hamba' dan 'tuan'.
- (iii) Berikan gambarajah skematik lengkap bagi modul-modul mikropengawal 'hamba' dan 'tuan'.
- (iv) Perhubungan antara pemproses adalah isu yang penting bagi sistem berkenaan. Bincangkan penyelesaian bagi masalah tersebut. Protokol-protokol perhubungan antara 'hamba-hamba' dengan 'tuan', dan juga 'tuan' dengan PC, perlulah diberikan.
- (v) Apakah kelebihan menggunakan sistem teragih sedemikian?
- (vi) Senaraikan kelebihan menggunakan PC sebagai unit pengawasan pusat.

(20%)

...4/-

3. Dalam sistem mikropengawal yang menggunakan RAM CMOS dengan bateri bantuan ("back-up battery"), kandungan RAM tidak akan hilang sekiranya bekalan kuasa terputus. Sistem sedemikian juga boleh menggunakan litar luaran yang dapat mengesan permulaan kehilangan kuasa dan menyampuk CPU berkenaan supaya maklumat-maklumat penting di dalam daftar-daftar dapat disimpan terlebih dahulu. Juga, selepas "power ON reset", CPU perlulah dapat membezakan antara "power ON reset" biasa dengan "power ON reset" selepas gangguan bekalan kuasa. (Andaikan mikropengawal tersebut ialah 8051).
- (i) Terangkan bagaimana sistem tersebut dapat dilaksanakan (litar perlu diberi).
 - (ii) Tuliskan suatu subrutin servis yang dapat menyimpan keadaan CPU sebelum keluaran bekalan kuasa jatuh ke bawah paras operasi.
 - (iii) Tulis aturcara yang dapat mengembalikan keadaan-keadaan CPU secara automatik setelah bekalan kuasa dipulihkan.
- (20%)
4. (i) Suatu pengawal DMA biasanya mengandungi pembilang alamat, pembilang kata dan logik kawalan. Huraikan fungsi bahagian-bahagian tersebut.
- (ii) Terangkan dengan lengkap bagaimana hendak mengantaramukakan suatu pengawal DMA (contoh: 8257) kepada suatu mikropemproses (contoh: 8085).
- (iii) Andaikata suatu pengawal DMA (saluran tunggal) telah mengambil alih kawalan bas sistem, senaraikan operasi-operasi yang perlu dilakukan oleh pengawal tersebut, untuk memindahkan satu bait data semasa "baca DMA". Lakarkan gambarajah pemasaan yang menunjukkan isyarat-isyarat bas sistem yang berkenaan bagi pemindahan tersebut.

(20%)

...5/-

5. (i) Bincangkan ciri-ciri khas yang biasanya didapati dalam mikropengawal.
- (ii) Anda dikehendaki merekabentuk sistem kawalan laju bagi suatu motor A.T, dengan menggunakan teknik PWM. Komponen-komponen utama sistem adalah seperti berikut:
- (i) Motor A.T 12V
 - (ii) Pemacu L293
 - (iii) Pengekod kedudukan aci ("Shaft Position Encoder")
 - (iv) Input penetapan kelajuan
 - (v) Mikropengawal 8-bit.

Huraikan dengan mendalam rekabentuk tersebut.

(20%)

6. Suatu peranti selari perlu diantaramukakan ke alat pencetak siri. Peranti selari tersebut mempunyai satu input RUN, yang apabila ianya logik '1' akan memulakan proses penghantaran data. Data dikeluarkan secara selari menerusi 8 talian data. Peranti tersebut juga mengeluarkan satu talian jabat tangan, DAV, yang menandakan adanya satu data yang sah, apabila paras logiknya berubah dari '1' ke '0'.

Sambungan ke peranti tersebut hanyalah menerusi 3 jenis talian di atas, iaitu RUN, DAV dan 8 data. Input dan output semuanya pada paras TTL.

Antaramuka bagi pencetak siri pula, terdiri dari 3 talian, iaitu Rx, Tx dan GND. Ianya perlu dikendalikan pada kadar 1200 baud, tanpa jabat tangan.

Tunjukkan dengan lengkap bagaimana mikropengawal 8051 dapat digunakan sebagai antaramuka diantara peranti selari dengan pencetak tersebut.

(20%)

MCS®-51 INSTRUCTION SET

Table 10. 8051 Instruction Set Summary

Instruction	Flag	Instruction	Flag	Mnemonic	Description	Byte	Oscillator Period
ADD	X	X	C	OV	AC	1	12
ADDC	X	X	C	OV	AC	2	12
SUBB	X	X	C	OV	AC	1	12
MUL	O	X	X	ANL	C, bit	2	12
DIV	O	X	X	ORL	C, bit	1	12
RRC	X	X	X	MOV	C, bit	1	12
RLC	X	X	X	CJNE	X	1	12
SETB C	1						

(1) Note that operations on SFR byte address 208 or bit addresses 209-215 (i.e., the PSW or bits in the PSW) will also affect flag settings.

Note on instruction set and addressing modes:
 Rn — Register R7–R0 of the currently selected Register Bank.
 direct — 8-bit internal data location's address. This could be an Internal Data RAM location (0–127) or a SFR (i.e., I/O port, control register, status register, etc.) (128–255).
 @Ri — 8-bit internal data RAM location (0–255) addressed indirectly through register R1 or R0.
 #data — 8-bit constant included in instruction.
 #data 16 — 16-bit constant included in instruction.
 addr 16 — 16-bit destination address. Used by LCALL & LJMP. A branch can be anywhere within the 64K-byte program memory address space.
 addr 11 — 11-bit destination address. Used by ACALL & AJMP. The branch will be within the same 2K-byte page of program memory as the first byte of the following instruction.
 rel — Signed (two's complement) 8-bit offset byte. Used by SJMP and all conditional jumps. Range is –128 to +127 bytes relative to first byte of the following instruction.
 bit — Direct Addressed bit in Internal Data RAM or Special Function Register.

Table 10. 8051 Instruction Set Summary (Continued)

Mnemonic	Description	Byte	Oscillator Period
ARITHMETIC OPERATIONS (Continued)			
INC DPTR	Increment Data Pointer	1	24
MUL AB	Multiply A by B	1	48
DIV AB	Divide A by B	1	48
DA A	Decimal Adjust Accumulator	1	12
LOGICAL OPERATIONS			
ANL A, Rn	AND Register to Accumulator	1	12
ANL A, direct	AND direct byte to Accumulator	2	12
ANL A, @Ri	AND indirect RAM to Accumulator	1	12
ANL A, #data	AND immediate data to Accumulator	2	12
ANL direct, A	AND Accumulator to direct byte	2	12
ANL direct, #data	AND immediate data to direct byte	3	24
ORL A, Rn	OR Register to Accumulator	1	12
ORL A, direct	OR direct byte to Accumulator	2	12
ORL A, @Ri	OR indirect RAM to Accumulator	1	12
ORL A, #data	OR immediate data to Accumulator	2	12
ORL direct, A	OR Accumulator to direct byte	2	12
ORL direct, #data	OR immediate data to direct byte	3	24
XRL A, Rn	Exclusive-OR Register to Accumulator	1	12
XRL A, direct	Exclusive-OR direct byte to Accumulator	2	12
XRL A, @Ri	Exclusive-OR indirect RAM to Accumulator	1	12
XRL A, #data	Exclusive-OR immediate data to Accumulator	2	12
XRL direct, A	Exclusive-OR Accumulator to direct byte	2	12
XRL direct, #data	Exclusive-OR immediate data to direct byte	3	24
CPL A	Complement Accumulator	1	12

Table 10. 8051 Instruction Set Summary (Continued)

Mnemonic	Description	Byte	Oscillator Period
DATA TRANSFER (Continued)			
MOV @Ri, direct	Move direct byte to indirect RAM	2	24
MOV @Ri, #data	Move immediate data to indirect RAM	2	12
MOV DPTR, #data16	Load Data Pointer with a 16-bit constant	3	24
MOVC A, @A + DPTR	Move Code byte relative to DPTR to Acc	1	24
MOVC A, @A + PC	Move Code byte relative to PC to Acc	1	24
MOVX A, @Ri	Move External RAM (8-bit) addy to Acc	1	24
MOVX A, @DPTR	Move External RAM (8-bit) addy to Acc	1	24
MOVX @Ri, A	Move Acc to External RAM (8-bit addy)	1	24
MOVX @DPTR, A	Move Acc to External RAM (8-bit addy)	1	24
PUSH direct	Push direct byte onto stack	2	24
POP direct	Pop direct byte from stack	2	24
XCH A, Ri	Exchange register with Accumulator	1	12
XCH A, direct	Exchange direct byte with Accumulator	2	12
XCH A, @Ri	Exchange indirect RAM with Accumulator	1	12
XCHD A, @Ri	Exchange low-order byte of indirect RAM with Acc	1	12

Mnemonic	Description	Byte	Oscillator Period
BOOLEAN VARIABLE MANIPULATION			
CLR C	Clear Carry	1	12
CLR bit	Clear direct bit	2	12
SETB C	Set Carry	1	12
SETB bit	Set direct bit	2	12
CPL C	Complement Carry	1	12
CPL bit	Complement direct bit	2	12
ANL C, bit	AND direct bit to Carry	2	12
ANL C, bit	AND direct bit to Carry	2	24
ANL C, /bit	AND complement of direct bit to Carry	2	24
ORL C, bit	OR direct bit to Carry	2	24
ORL C, /bit	OR complement of direct bit to Carry	2	24
MOV C, bit	Move direct bit to Carry	2	12
MOV bit, C	Move Carry to direct bit	2	24
JC bit	Jump if Carry is set	2	24
JNC bit	Jump if Carry is not set	2	24
JB bit, rel	Jump if direct bit is set	3	24
JNB bit, rel	Jump if direct bit is not set	3	24
JBC bit, rel	Jump if direct bit is set & clear bit	3	24
PROGRAM BRANCHING			
ACALL add11	Absolute Subroutine Call	2	24
LCALL add16	Long Subroutine Call	3	24
RET	Return from Subroutine	1	24
RETI	Return from interrupt	1	24
ADJMP add11	Absolute Jump	2	24
LJMP add16	Long Jump (relative addy)	3	24
SJMP rel	Short Jump (relative addy)	2	24

All mnemonics copyrighted © Intel Corporation 1980

Table 10. 8051 Instruction Set Summary (Continued)

Mnemonic	Description	Byte	Oscillator Period
PROGRAM BRANCHING (Continued)			
JMP @A + DPTR	Jump indirect relative to the DPTR	1	24
JZ rel	Jump if Accumulator is Zero	2	24
JNZ rel	Jump if Accumulator is Not Zero	2	24
CINE A, direct, rel	Compare direct byte to Acc and Jump if Not Equal	3	24
CINE A, #data, rel	Compare immediate to Acc and Jump if Not Equal	3	24

Mnemonic	Description	Byte	Oscillator Period
PROGRAM BRANCHING (Continued)			
CINE Rn, #data, rel	Compare immediate to register and Jump if Not Equal	3	24
CINE @Ri, #data, rel	Compare immediate to indirect and Jump if Not Equal	3	24
DJNZ Rn, rel	Decrement register and Jump if Not Zero	2	24
DJNZ direct, rel	Decrement direct byte and Jump if Not Zero	3	24
NOP	No Operation	1	12

All mnemonics copyrighted © Intel Corporation 1980